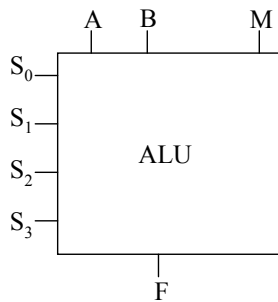




## Synthèse d'une Unité Arithmétique et Logique

Soit le circuit réel 74181 réalisant une unité arithmétique et logique (ALU) : la figure ci-dessous résume les entrées et sortie de ce système logique :



Variables de données : A et B  
 Variables de contrôle :  $S_0, S_1, S_2, S_3$   
 Variables de contrôle avec priorité : M  
 M=1 : Fonction logique  
 M=0 : Fonction arithmétique  
 Sortie de l'ALU : F

### L'étude du circuit 74181 se limite au cas où M=1

La sortie F de l'ALU réalise des opérations logiques. Selon les variables de contrôle  $S_0, S_1, S_2, S_3$ , deux fonctions intermédiaires, X et Y, définissent la fonction F :

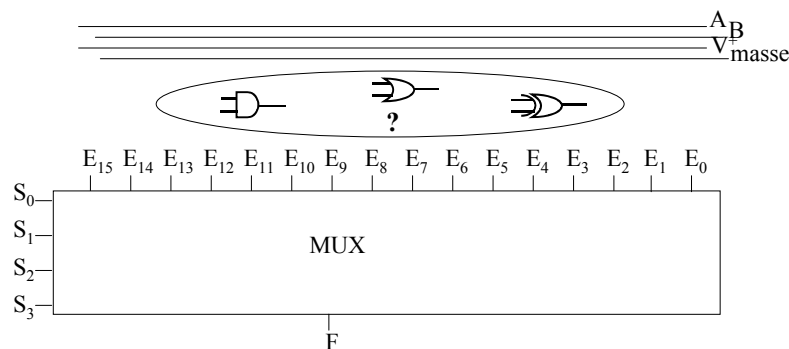
$$X = \overline{A} \overline{B} S_2 + A B S_3$$

$$Y = A + B S_0 + \overline{B} S_1$$

$$F = \overline{X \oplus Y}$$

1. En utilisant les théorèmes de De Morgan, ré-écrire les expressions de X et Y.
2. Donner les tables de vérité de X et Y en fonction de  $S_3 S_2$  et  $S_1 S_0$ , respectivement.
3. Donner la table de vérité complète de F en fonction de  $S_3 S_2 S_1 S_0$  :
4. Pour chacune des combinaisons  $S_3 S_2 S_1 S_0$ , quelles sont les opérations logiques réalisées ?

On souhaite réaliser le câblage de ces fonctions logiques à partir d'un multiplexeur 4 vers 1 ( $S_3 S_2 S_1 S_0$  étant les variables de contrôle) et de portes logiques. La figure ci-dessous résume le système à synthétiser.

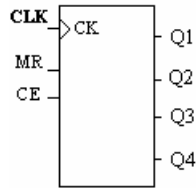


5. A partir de la table de vérité de F (question 2) et en utilisant les portes ci-dessus, proposer un câblage pour les 16 entrées du multiplexeur :  $E_{15}..E_0$ .



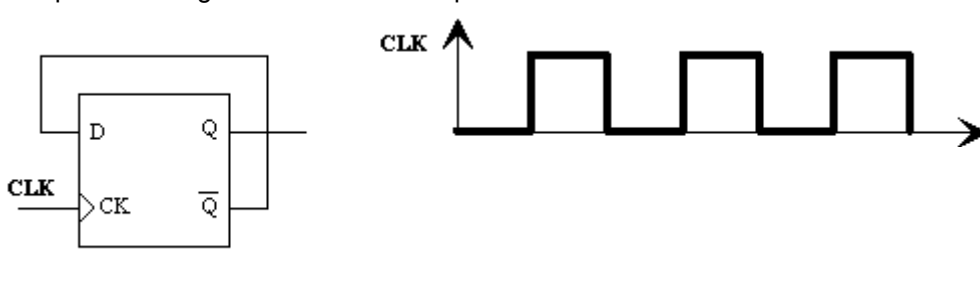
### Analyse et synthèse de compteurs et décompteurs

Un compteur est un circuit séquentiel qui permet de dénombrer des impulsions appliquées sur son entrée d'horloge (clk : clock ) et de restitué sur ces sorties des informations sous forme binaire. A chaque impulsion l'état du compteur est modifié et entre deux impulsions son état reste stable, un compteur est donc aussi un registre mémoire. L'entrée RAZ ou CLR ou MR ou R sert de remise à zéro. L'entrée CE (count enable ) servant a valider le circuit ou interrompre le comptage. L'exemple ci-dessous présente un compteur possède Modulo 16, c'est-à-dire avec 16 états distincts, de 0000 à 1111.

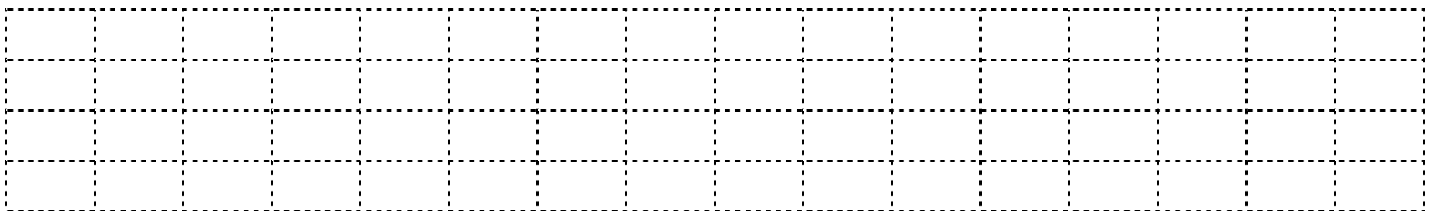


#### Exercice 1 : Analyse de circuit de compteur asynchrone

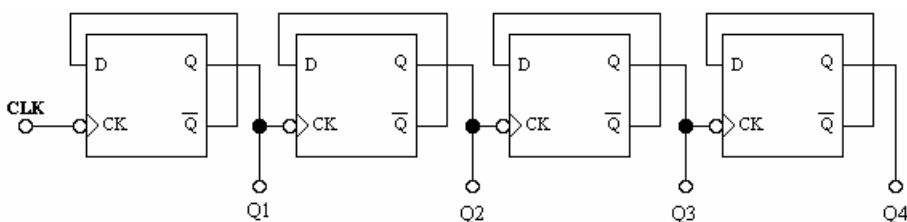
Le compteur asynchrone est basé sur le diviseur de fréquence. Il s'agit d'une bascule D dont la sortie inverseuse est reliée sur l'entrée D. Ainsi, à chaque front montant de l'entrée d'horloge, la donnée transférée sur la sortie est complémentée. La fréquence du signal est donc divisée par deux.



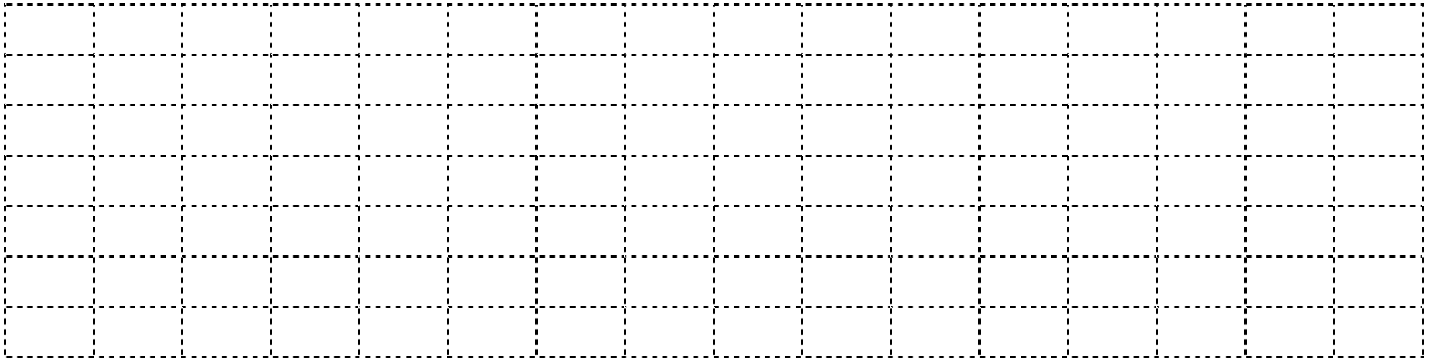
- a) Rappeler la table de fonctionnement de la bascule D.
- b) Donner le chronogramme de la sortie Q.



Un compteur asynchrone est constitué de plusieurs diviseurs de fréquences (autant que de bits requis). Les entrées d'horloge sont actives sur front descendant.

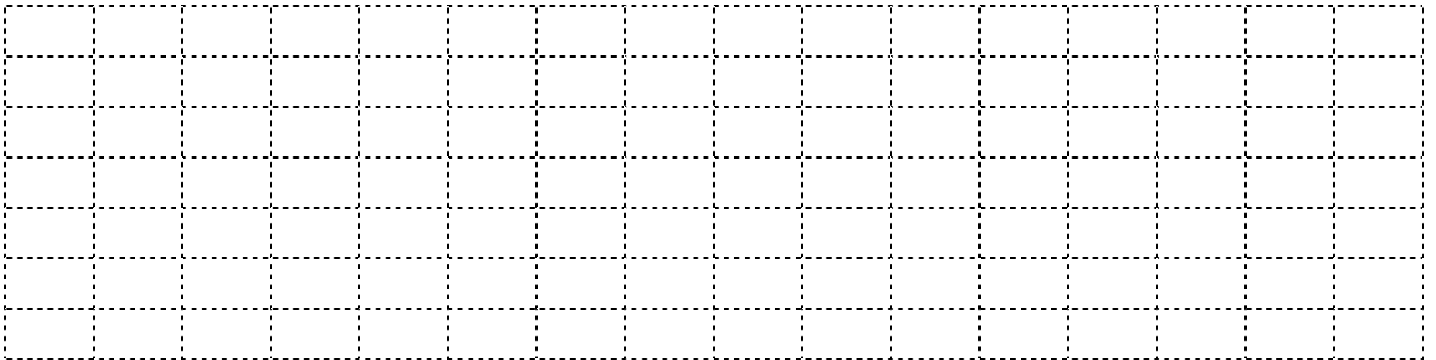
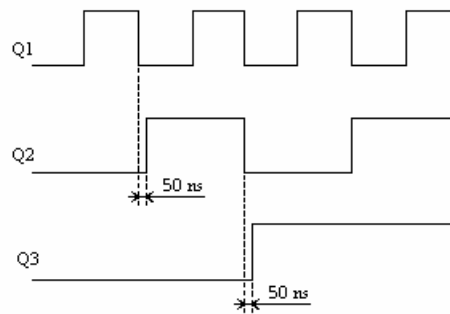


c) Donner les chronogrammes des sorties  $Q_1, Q_2, Q_3, Q_4$ .



Comme tout circuit logique, la bascule D ne réagit pas immédiatement à un changement sur son entrée d'horloge. Il existe un temps de transfert entre  $Q_0$  et Clk. Le même écart existe entre  $Q_1$  et  $Q_0$ , et entre  $Q_2$  et  $Q_1$ .

d) Donner les chronogrammes des sorties  $Q_1, Q_2, Q_3, Q_4$  en tenant compte d'un retard de commutation  $\tau$ , comme indiqué ci-dessus.



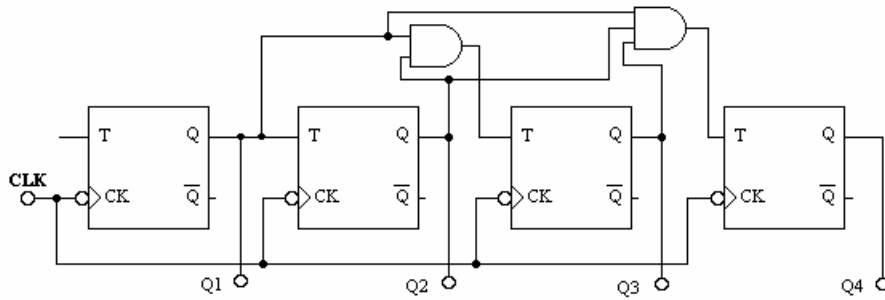
Pour  $n$  bits, le dernier signal est décalé de  $n$  fois cet écart élémentaire, ce qui peut devenir un décalage assez important. Les signaux ne sont plus synchrones, et si une combinaison logique de ces signaux doit être réalisée, des transitions parasites apparaissent (0-1-0 ou 1-0-1). Pour certaines applications, l'utilisation d'un compteur synchrone est préférable.

## Exercice 2 : Analyse de circuit de compteur synchrone

Dans un compteur synchrone, les bascules sont pilotées par le même signal d'horloge : Elles changent d'état simultanément. Pour synthétiser un compteur synchrone on utilise des bascules T au lieu de bascules D. Une bascule T est une bascule D dont l'entrée D est remplacée par une entrée T (Toggle) qui contrôle le changement d'état de la bascule. Si  $T=0$ , la sortie garde sa valeur (0 ou 1) d'une période d'horloge à la suivante. Si  $T=1$ , la bascule change d'état d'une période d'horloge à la suivante (Elle passe à 1 si elle était à 0, ou à 0 si elle était à 1).

a) Donner la table de fonctionnement de la bascule T.

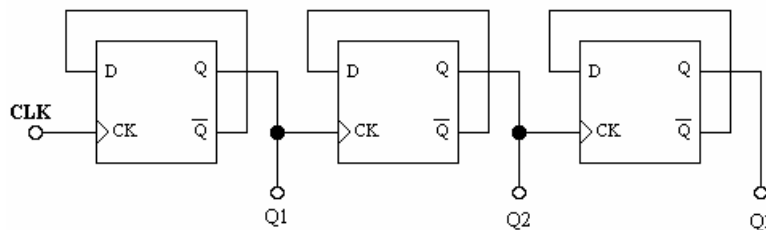
Soit le compteur synchrone 4 bits dont la structure est donnée ci-dessous:



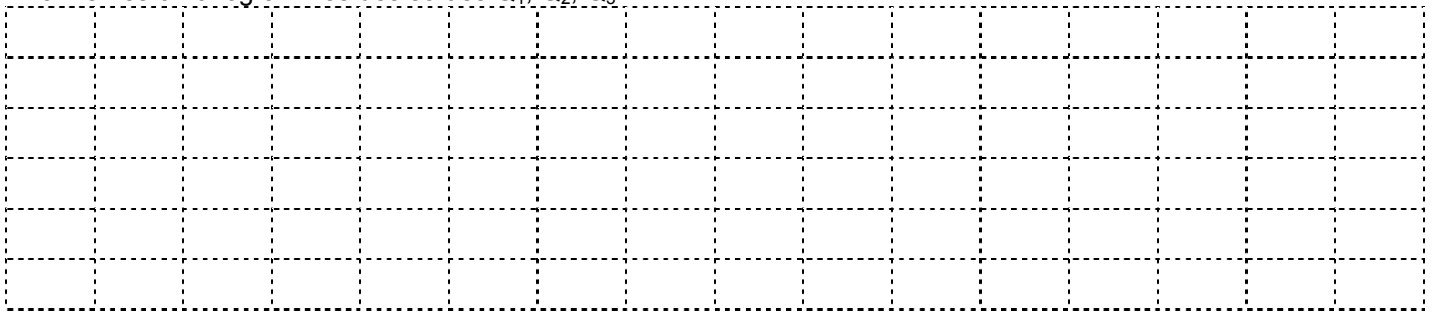
b) Donner les chronogrammes des sorties  $Q_1, Q_2, Q_3, Q_4$ .

### Exercice 3 : Analyse de circuit de décompteur asynchrone

Pour réaliser un décompteur le signal d'horloge est actif sur front montant. Soit, le décompteur 3 bits dont la structure est donnée ci-dessous :

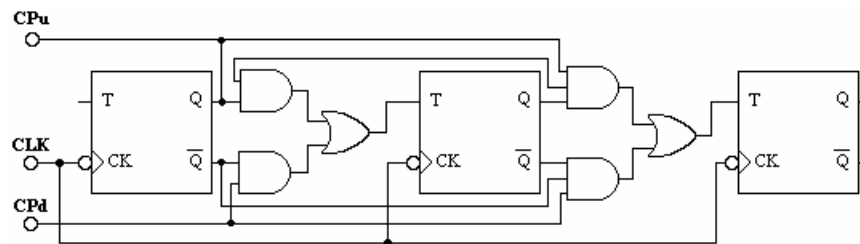


Donner les chronogrammes des sorties  $Q_1, Q_2, Q_3$ .

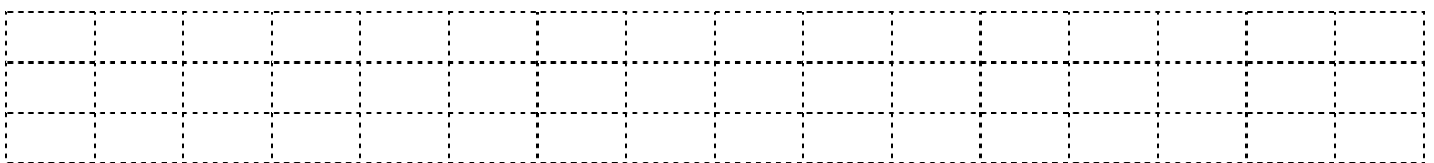


### Exercice 4 : Analyse de circuit de décompteur synchrone

Soit, le décompteur parallèle Modulo 8 dont la structure est donnée ci-dessous :



Donner le chronogramme de la sortie Q.



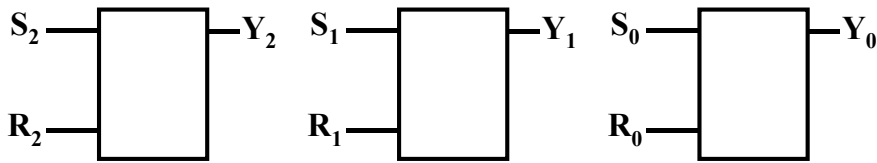


### Applications des bascules RS

#### Exercice 1 : Compteur synchrone

Réaliser un compteur synchrone fonctionnant selon un code GRAY de manière qu'au moment d'une commutation, une seule fonction de sortie varie. On utilisera trois fonctions mémoires  $Y_2, Y_1, Y_0$ , de type RSH, dont les 8 états associés aux états de l'horloge H sont distribués selon la table d'implication séquentielle suivante et on vérifiera que l'on a  $R_i S_i \neq 1$  ( $i=0, 1, 2$ ).

H	$Y_2$	$Y_1$	$Y_0$
0	0	0	0
1	0	0	1
0	0	1	1
1	0	1	0
0	1	1	0
1	1	1	1
0	1	0	1
1	1	0	0

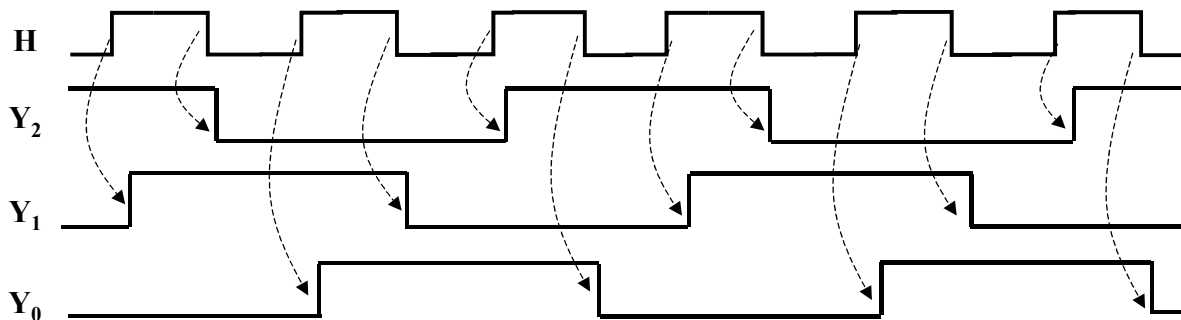
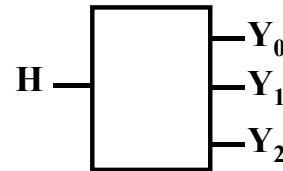


1. Compléter le tableau ci-dessus en indiquant les valeurs des signaux d'entrée  $R_i, S_i$  des différentes bascules.
2. En déduire les équations de chacun de ces signaux en fonction de H,  $Y_2, Y_1, Y_0$ .

**Remarque:** On s'interdira de boucler un compteur sur lui-même pour éviter sa mise en oscillation.

#### Exercice 2 : Circuit commandé par horloge

Soit un circuit commandé par un signal H et délivrant trois signaux  $Y_2, Y_1, Y_0$ , évoluant selon les chronogrammes suivants :



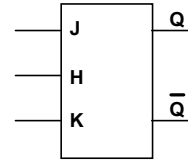
1. Ecrire la table de fonctionnement séquentielle donnant les  $Y_i(t+\tau)$  en fonction des niveaux de H et des  $Y_i(t)$  et en y faisant figurer les états stables et les états de commutation.
2. En déduira les expressions logiques des  $Y_i(t+\tau)$  en vue de les réaliser à l'aide de mémoire RS sans priorité correspondant à l'équation  $y(t + \tau) = y(t)S + y(t)\bar{R} + \bar{S}\bar{R}$ .
3. Donner le câblage des bascules



## Réalisation de compteurs avec des bascules JK

### Exercice 1 : Table de fonctionnement de la bascule JKH

En appelant  $t_0$  l'instant qui précède la transmission de l'horloge du niveau 1 au niveau 0 (transition descendante) et  $t_{n+1}$  l'instant suivant, donner la table de fonctionnement de la bascule J K H. Etablir le tableau donnant l'état  $Q_{n+1}$  de la sortie Q à l'instant  $t_{n+1}$  pour les différentes combinaisons des entrées et compte tenu de l'état de la sortie à l'instant  $t_n$ .



### Exercice 2 : Synthèse

Pour faciliter la synthèse, il est utile de traduire le fonctionnement de la bascule sous la forme d'un tableau, déduit du précédent, faisant apparaître les valeurs des entrées conduisant à une évolution donnée des sorties  $Q_n$  et  $Q_{n+1}$  représentant l'état de la sortie Q avant et après la transition d'horloge (passage de H du niveau 1 au niveau 0), compléter le tableau suivant :

$Q_n$	$Q_{n+1}$	J	K
0	0		
0	1		
1	0		
1	1		

### Exercice 3 : Compteur modulo 10

On veut réaliser un compteur synchrone modulo 10 par association de bascules J K H.

- Vérifier qu'il faut employer 4 bascules dont l'entrée H est constituée du signal à compter et les sorties a, b, c, d, définissent l'état du compteur.
- Pour les déterminer les connexions  $J_A, K_A, \dots, J_D, K_D$ , établir le tableau donnant l'état des entrées correspondant à la succession des valeurs de sortie pour une décade en code binaire naturel. L'exemple suivant indique les entrées à réaliser pour passer de la valeur 3 à la valeur 4 en sortie du compteur (à l'aide du tableau précédent).

Etat des sorties à l'instant t	Etat désiré à l'instant t	Etat des entrées J et K			
		$J_D K_D$	$J_C K_C$	$J_B K_B$	$J_A K_A$
<b>d c b a</b>	d c b a				
0011	0100	0-	1-	1-	1-

(- représente un état indifférent)

- Donner les expressions simplifiées des différentes entrées en fonction des sorties.
- En déduire le schéma logique de réalisation de ce compteur.

### Exercice 4 : Remise à zéro

Compléter ce compteur pour qu'une impulsion sur le bouton poussoir le remette à zéro.

### Exercice 5 : Compteur modulo N

Compléter le compteur précédent pour que, un nombre  $N_i$  ( $0 < N_i < 9$ ) étant affiché par une roue codeuse (ou par interrupteur) les impulsions n'agissent plus sur le compteur dès que leur nombre N atteint  $N_i$  (compteur initialement à 0).